

**Primer parcial – Primera fecha 12/10/2006**

|                  |  |
|------------------|--|
| APELLIDO, Nombre |  |
| N° de alumno     |  |
| Observaciones    |  |

**Problema 1**

Las máquinas registro-registro (arquitectura de carga-almacenamiento) realizan sus operaciones aritméticas de acuerdo al patrón del siguiente ejemplo:

```
LOAD R1, [Rb]
ADD R2, R2, R1
```

Se propone modificar la instrucción de suma para que funcione con modo de direccionamiento registro-memoria, de manera que la secuencia anterior se sustituya por esta otra:

```
ADD R2, [Rb]
```

Esta modificación produciría un incremento en el ciclo de reloj de la máquina de 10%, mientras que el CPI permanecería igual.

- ¿Qué ventajas e inconvenientes presenta esta propuesta?
- Evalúe el impacto de dicha modificación si la distribución del uso de instrucciones para un programa típico es la siguiente:

| tipo de instrucción          | % del total  |
|------------------------------|--|
| operaciones de transferencia | 36% (de las cuales 2/3 son cargas y 1/3 almacenamientos) |
| operaciones de bifurcación   | 18%  |
| operaciones aritméticas      | 46%  |

**Problema 2**

Considere la siguiente secuencia de instrucciones:

```
SUB R4, R3          ;R4 <- R4-R3
SUB R1, #2         ;R1 <- R1-2
BEZ TARGET
MOVE R1, R6        ;R1 <- R6
---
```

TARGET:  
---

Transforme la secuencia para utilizar salto retardado (delayed branching). Ilustre cómo se ejecutarían la secuencia original y la modificada en un pipeline de seis etapas. Muestre la reducción de la penalidad.

**Problema 3**

El diseño de las arquitecturas RISC está basado en observaciones en tiempo de ejecución realizadas a programas de aplicación reales. Enumere las cuatro propiedades más importantes de dichos programas que se utilizaron como base para el diseño. Asocie cada una de las propiedades a una característica de las arquitecturas RISC y comente su impacto en la performance de la máquina.

**Problema 4**

Muestre la diferencia que existe entre la estrategia superescalar de explotación del paralelismo a nivel de instrucciones y la estrategia utilizada por los procesadores de palabra ancha. Enumere las ventajas y desventajas de cada enfoque. ¿Por qué cree Ud. que está mucho más difundido el uso de las arquitecturas superescalares?

**Problema 5**

Describa las siguientes técnicas de tratamiento de saltos condicionales y muestre las diferencias entre ellas: a) Branch prediction, b) Trace scheduling, y c) Branch predication.